

Técnicas de Processamento de Sinais e Telecomunicações

**Henrique Ajuz Holzmann
(Organizador)**

Henrique Ajuz Holzmann

(Organizador)

Técnicas de Processamento de Sinais e Telecomunicações

Atena Editora
2019

2019 by Atena Editora
Copyright © Atena Editora
Copyright do Texto © 2019 Os Autores
Copyright da Edição © 2019 Atena Editora
Editora Executiva: Prof^a Dr^a Antonella Carvalho de Oliveira
Diagramação: Karine de Lima
Edição de Arte: Lorena Prestes
Revisão: Os Autores

O conteúdo dos artigos e seus dados em sua forma, correção e confiabilidade são de responsabilidade exclusiva dos autores. Permitido o download da obra e o compartilhamento desde que sejam atribuídos créditos aos autores, mas sem a possibilidade de alterá-la de nenhuma forma ou utilizá-la para fins comerciais.

Conselho Editorial

Ciências Humanas e Sociais Aplicadas

Prof. Dr. Álvaro Augusto de Borba Barreto – Universidade Federal de Pelotas
Prof. Dr. Antonio Carlos Frasson – Universidade Tecnológica Federal do Paraná
Prof. Dr. Antonio Isidro-Filho – Universidade de Brasília
Prof. Dr. Constantino Ribeiro de Oliveira Junior – Universidade Estadual de Ponta Grossa
Prof^a Dr^a Cristina Gaio – Universidade de Lisboa
Prof. Dr. Deyvison de Lima Oliveira – Universidade Federal de Rondônia
Prof. Dr. Gilmei Fleck – Universidade Estadual do Oeste do Paraná
Prof^a Dr^a Ivone Goulart Lopes – Istituto Internazionele delle Figlie de Maria Ausiliatrice
Prof. Dr. Julio Candido de Meirelles Junior – Universidade Federal Fluminense
Prof^a Dr^a Lina Maria Gonçalves – Universidade Federal do Tocantins
Prof^a Dr^a Natiéli Piovesan – Instituto Federal do Rio Grande do Norte
Prof^a Dr^a Paola Andressa Scortegagna – Universidade Estadual de Ponta Grossa
Prof. Dr. Urandi João Rodrigues Junior – Universidade Federal do Oeste do Pará
Prof^a Dr^a Vanessa Bordin Viera – Universidade Federal de Campina Grande
Prof. Dr. Willian Douglas Guilherme – Universidade Federal do Tocantins

Ciências Agrárias e Multidisciplinar

Prof. Dr. Alan Mario Zuffo – Universidade Federal de Mato Grosso do Sul
Prof. Dr. Alexandre Igor Azevedo Pereira – Instituto Federal Goiano
Prof^a Dr^a Daiane Garabeli Trojan – Universidade Norte do Paraná
Prof. Dr. Darllan Collins da Cunha e Silva – Universidade Estadual Paulista
Prof. Dr. Fábio Steiner – Universidade Estadual de Mato Grosso do Sul
Prof^a Dr^a Girlene Santos de Souza – Universidade Federal do Recôncavo da Bahia
Prof. Dr. Jorge González Aguilera – Universidade Federal de Mato Grosso do Sul
Prof. Dr. Ronilson Freitas de Souza – Universidade do Estado do Pará
Prof. Dr. Valdemar Antonio Paffaro Junior – Universidade Federal de Alfenas

Ciências Biológicas e da Saúde

Prof. Dr. Benedito Rodrigues da Silva Neto – Universidade Federal de Goiás
Prof.^a Dr.^a Elane Schwinden Prudêncio – Universidade Federal de Santa Catarina
Prof. Dr. Gianfábio Pimentel Franco – Universidade Federal de Santa Maria
Prof. Dr. José Max Barbosa de Oliveira Junior – Universidade Federal do Oeste do Pará

Profª Drª Natiéli Piovesan – Instituto Federal do Rio Grande do Norte
Profª Drª Raissa Rachel Salustriano da Silva Matos – Universidade Federal do Maranhão
Profª Drª Vanessa Lima Gonçalves – Universidade Estadual de Ponta Grossa
Profª Drª Vanessa Bordin Viera – Universidade Federal de Campina Grande

Ciências Exatas e da Terra e Engenharias

Prof. Dr. Adélio Alcino Sampaio Castro Machado – Universidade do Porto
Prof. Dr. Eloi Rufato Junior – Universidade Tecnológica Federal do Paraná
Prof. Dr. Fabrício Menezes Ramos – Instituto Federal do Pará
Profª Drª Natiéli Piovesan – Instituto Federal do Rio Grande do Norte
Prof. Dr. Takeshy Tachizawa – Faculdade de Campo Limpo Paulista

Conselho Técnico Científico

Prof. Msc. Abrãao Carvalho Nogueira – Universidade Federal do Espírito Santo
Prof. Dr. Adaylson Wagner Sousa de Vasconcelos – Ordem dos Advogados do Brasil/Seccional Paraíba
Prof. Msc. André Flávio Gonçalves Silva – Universidade Federal do Maranhão
Prof.ª Drª Andreza Lopes – Instituto de Pesquisa e Desenvolvimento Acadêmico
Prof. Msc. Carlos Antônio dos Santos – Universidade Federal Rural do Rio de Janeiro
Prof. Msc. Daniel da Silva Miranda – Universidade Federal do Pará
Prof. Msc. Eliel Constantino da Silva – Universidade Estadual Paulista
Prof.ª Msc. Jaqueline Oliveira Rezende – Universidade Federal de Uberlândia
Prof. Msc. Leonardo Tullio – Universidade Estadual de Ponta Grossa
Prof.ª Msc. Renata Luciane Polsaque Young Blood – UniSecal
Prof. Dr. Welleson Feitosa Gazel – Universidade Paulista

Dados Internacionais de Catalogação na Publicação (CIP) (eDOC BRASIL, Belo Horizonte/MG)	
T255	Técnicas de processamento de sinais e telecomunicações [recurso eletrônico] / Organizador Henrique Ajuz Holzmann. – Ponta Grossa, PR: Atena Editora, 2019. Formato: PDF Requisitos de sistema: Adobe Acrobat Reader Modo de acesso: World Wide Web Inclui bibliografia ISBN 978-85-7247-449-8 DOI 10.22533/at.ed.498190807 1. Tecnologia da informação. 2. Telecomunicações. I. Holzmann, Henrique Ajuz. CDD 338.47
Elaborado por Maurício Amormino Júnior – CRB6/2422	

Atena Editora
Ponta Grossa – Paraná - Brasil
www.atenaeditora.com.br
contato@atenaeditora.com.br

APRESENTAÇÃO

A obra Técnicas de Processamento de Sinais e Telecomunicações está organizada de maneira a atender a temas atuais sobre a área de telecom e processamento de sinais de maneira sucinta e otimizada, sendo dividido em 17 capítulos sequenciais.

A transmissão de dados juntamente com suas vertentes representa um dos principais pilares para o progresso econômico de uma nação e para o atendimento de inúmeras necessidades da humanidade, estando presente nos mais diversos setores. Desenvolve-la de maneira eficiente é uma busca constante de grandes empresas e pesquisadores, buscando otimizar e agilizar o processo de troca de informações.

Produzir conhecimento nestas áreas é de extrema importância, a fim de gerar desenvolvimento e ampliar possibilidades nos mais diversos campos. Desta forma um compendio de temas e abordagens que facilitam as relações entre temas referentes a comunicação e processamento de sinais em diferentes níveis de profundidade em pesquisas, envolvendo aspectos técnicos, científicos e humanos é trazido nesta obra.

Boa leitura!

Henrique Ajuz Holzmann

SUMÁRIO

CAPÍTULO 1	1
ANTENA DE MICROFITA RETANGULAR PARA APLICAÇÃO EM 2,5 GHZ UTILIZANDO SUBSTRATO METAMATERIAL	
Almir Souza e Silva Neto Bruno Pontes Alves da Silva Matheus Mesquita Correa Humberto César Chaves Fernandes Ronilson Mendes Fonseca	
DOI 10.22533/at.ed.4981908071	
CAPÍTULO 2	7
BANDWIDTH ENHANCEMENT OF AN ULTRA WIDE BAND PLANAR INVERTED F-ANTENNA	
Pedro Paulo Ferreira do Nascimento Glauco Fontgalland Raymundo de Amorim Júnior Tagleorge Marques Silveira Rodrigo César Fonseca da Silva	
DOI 10.22533/at.ed.4981908072	
CAPÍTULO 3	14
COMPORTAMENTO DE MODELOS DE DIFRAÇÃO SOBRE MÚLTIPLOS GUMES DE FACA EM VHF E UHF	
Lorenço Santos Vasconcelos Gilberto Arantes Carrijo	
DOI 10.22533/at.ed.4981908073	
CAPÍTULO 4	27
ON-CHIP KOCH FRACTAL ANTENNA ARRAY FOR 60 GHZ ISM BAND APPLICATION	
Paulo Fernandes da Silva Júnior Ewaldo Eder Carvalho Santana Mauro Sérgio Pinto Filho Almir Souza e Silva Neto Elder Eldervitch Carneiro de Oliveira Paulo Henrique da Fonseca Silva Alexandre Jean René Serres Raimundo Carlos Silvério Freire	
DOI 10.22533/at.ed.4981908074	
CAPÍTULO 5	36
PROJETO E ANÁLISE DE UM ARRANJO LINEAR DE ANTENAS UTILIZANDO A CURVA FRACTAL DE KOCH	
Elder Eldervitch Carneiro de Oliveira Pedro Carlos de Assis Júnior Marcelo da Silva Vieira Rodrigo César Fonseca da Silva	
DOI 10.22533/at.ed.4981908075	

CAPÍTULO 6	48
FINDING REPEATER PLACEMENT FOR P2P WIRELESS LINKS WITH NLOS IN EXTREMELY MOUNTAINOUS REGIONS	
Alvaro Javier Ortega	
DOI 10.22533/at.ed.4981908076	
CAPÍTULO 7	60
NOVA ARQUITETURA DE DEMODULADOR $\pi/3$ -BPSK PARA OS SATÉLITES DO SISTEMA BRASILEIRO DE COLETA DE DADOS	
Flavia Vasconcelos Maia	
Antonio Macilio Pereira de Lucena	
Francisco de Assis Tavares Ferreira da Silva	
DOI 10.22533/at.ed.4981908077	
CAPÍTULO 8	73
PROPOSTA DE UM NOVO ALGORITMO QOS-AWARE PARA O ESCALONAMENTO <i>DOWNLINK</i> LTE-A EM CENÁRIOS DE TRÁFEGO MISTO: UMA COMPARAÇÃO DE DESEMPENHO	
Júnio Moreira	
Éderson Rosa da Silva	
Paulo Roberto Guardieiro	
DOI 10.22533/at.ed.4981908078	
CAPÍTULO 9	85
SERVIÇO DE L2VPN EM REDES DE <i>BACKBONE</i> IP: ESTUDO DE CASO DA REDECOMEP-RIO	
Pedro Henrique Diniz da Silva	
Natália Castro Fernandes	
Nilton Alves Jr.	
Márcio Portes de Albuquerque	
DOI 10.22533/at.ed.4981908079	
CAPÍTULO 10	101
SISTEMA DISTRIBUÍDO PARA DETECÇÃO DE AMEAÇAS EM REDES UTILIZANDO <i>DEEP LEARNING</i>	
Fábio César Schuartz	
Mauro Sérgio Pereira Fonseca	
Anelise Munaretto	
DOI 10.22533/at.ed.49819080710	
CAPÍTULO 11	113
UM MÓDULO DE DEFESA PARA ATAQUES DDOS NA CAMADA DE APLICAÇÃO USANDO ESTRATÉGIAS SELETIVAS	
Túlio Albuquerque Pascoal	
João Henrique Gonçalves Corrêa	
Vivek Nigam	
Iguatemi Eduardo da Fonseca	
DOI 10.22533/at.ed.49819080711	

CAPÍTULO 12	125
AN EMPIRICAL RATE BALANCED ALIEN XTALK MITIGATION METHOD FOR G.FAST SYSTEMS	
Diego de Azevedo Gomes	
Cláudio de Castro Coutinho Filho	
João Victor Costa Carmona	
Evaldo Gonçalves Pelaes	
DOI 10.22533/at.ed.49819080712	
CAPÍTULO 13	135
REPRESENTAÇÃO ESPARSA UTILIZANDO WAVELETS E VARIAÇÃO TOTAL APLICADOS AO PROCESSAMENTO DE SINAIS DE DESCARGAS PARCIAIS	
Paulo Vitor do Carmo Batista	
Hilton de Oliveira Mota	
DOI 10.22533/at.ed.49819080713	
CAPÍTULO 14	152
REDUÇÃO DE DIMENSÕES USANDO TRANSFORMADA DE KARHUNEN-LOÈVE EM SISTEMAS MIMO MASSIVO DISTRIBUÍDO COM <i>FRONTHAUL</i> LIMITADO	
Ricardo de Souza Cerqueira	
André Noll Barreto	
DOI 10.22533/at.ed.49819080714	
CAPÍTULO 15	167
WSN COVERAGE IMPROVEMENT WITH ROF IN BUS TOPOLOGY FOR SMART CITIES	
Raphael Montali da Assumpção	
Indayara Bertoldi Martins	
Frank Herman Behrens	
Omar Carvalho Branquinho	
Fabiano Fruett	
DOI 10.22533/at.ed.49819080715	
CAPÍTULO 16	179
MODELO ELETROMAGNÉTICO DE UM ARRANJO PLANAR DE NANODIPOLOS SOBRE PLANO DE OURO ATRAVÉS DA FUNÇÃO DE GREEN 3D	
André Felipe Souza da Cruz	
Nadson Welkson Pereira de Souza	
Karlo Queiroz da Costa	
DOI 10.22533/at.ed.49819080716	
CAPÍTULO 17	194
AVALIAÇÃO DE FADIGA MUSCULAR LOCALIZADA EM SINAIS ELETROMIOGRÁFICOS UTILIZANDO TAXA DE AMOSTRAGEM VARIÁVEL NO TEMPO	
Jean Kevyn Correia Pessoa	
Pedro Henrique Melgaço de Oliveira Martins	
Thiago Raposo Milhomem de Carvalho	
DOI 10.22533/at.ed.49819080717	
SOBRE O ORGANIZADOR	207

NOVA ARQUITETURA DE DEMODULADOR $\pi/3$ -BPSK PARA OS SATÉLITES DO SISTEMA BRASILEIRO DE COLETA DE DADOS

Flavia Vasconcelos Maia

Instituto Federal de Educação, Ciência e Tecnologia do Ceará (IFCE)
Fortaleza – CE

Antonio Macilio Pereira de Lucena

Instituto Nacional de Pesquisas Espaciais (INPE)
Universidade de Fortaleza (UNIFOR)
Fortaleza – CE

Francisco de Assis Tavares Ferreira da Silva

Instituto Nacional de Pesquisas Espaciais (INPE)
Eusébio – CE

RESUMO: Este artigo apresenta o projeto de uma nova arquitetura de demodulador $\pi/3$ -BPSK totalmente digital a ser utilizado como parte de um transponder regenerativo de bordo, o qual está sendo desenvolvido para modernização do Sistema Brasileiro de Coleta de Dados. Este demodulador apresenta características inovadoras, pois além de ser uma solução totalmente digital, com processamento sobre o sinal discreto, os circuitos de recuperação de portadora e de sincronização de símbolo são inéditos para esta aplicação. O trabalho também apresenta os resultados de desempenho, em termos de taxa de erros de bits e de tempo de aquisição, obtidos através de simulação computacional. As medidas demonstram que a arquitetura proposta atende com certa margem as especificações do sistema, tanto para o

tempo de sincronização como também para a taxa de erros de bits, ficando apenas 1 dB abaixo do limite teórico na condição em que a taxa de erros de bits é 10^{-4} .

PALAVRAS-CHAVE: Demodulador $\pi/3$ -BPSK, PCD, SBCD, sincronismo de símbolo, recuperação de portadora.

ABSTRACT: This paper presents the design of a new fully digital $\pi/3$ -BPSK demodulator architecture to be used as part of an on-board regenerative transponder, which is being developed for the modernization of the Brazilian Data Collection System. This demodulator has innovative features because besides having an architecture implemented via discrete signal processing, the carrier recovery circuits and the symbol synchronization circuits are unprecedented for this application. The work also presents the performance results, in terms of bit error rate and acquisition time, obtained through computational simulation. The measurements demonstrate that the proposed architecture meets the system specifications for both the synchronization time as well as the bit error rate, being only 1 dB below the theoretical limit in the condition where the bit error rate is 10^{-4} .

KEYWORDS: Demodulator $\pi/3$ -BPSK, PCD, SBCD, symbol synchronization, carrier recover.

1 | INTRODUÇÃO

O Sistema Brasileiro de Coleta de Dados (SBCD), desenvolvido e operado pelo Instituto Nacional de Pesquisas Espaciais (INPE), é composto do segmento solo e do segmento espacial, e tem como função retransmitir informações ambientais relevantes do território brasileiro, tais como: dados de hidrologia, de meteorologia, de oceanografia, sobre a qualidade d'água, sobre a química de atmosfera, dentre outras. O sistema atualmente possui mais de 1.000 Plataformas de Coleta de Dados (PCDs), espalhadas pelo país, que transmitem as informações para os Satélites de Coleta de Dados (SCD-1 e SCD-2) e para o satélite CBERS (TIKAMI et al., 2013). Os transponders de coleta de dados atuais funcionam como repetidores analógicos e retransmitem os sinais para as estações de recepção em solo, de Cuiabá e de Alcântara, que por sua vez enviam os dados para processamento no Centro de Missão em Natal, RN (PÉCALA, 2005).

Devido à transmissão simultânea de vários sinais das PCDs, situadas em diversas localizações geográficas, os sinais chegam ao transponder no satélite em instantes de tempos aleatórios e com diferentes desvios em frequência, devido ao efeito Doppler. Desse modo, o enlace espacial do sistema pode ser modelado como um canal multiusuário com desvio Doppler e ruído AWGN (Do inglês, *Additive White Gaussian Noise*).

A proposta deste trabalho é o desenvolvimento de um demodulador $\pi/3$ -BPSK totalmente digital como parte de um transponder regenerativo multicanal do SBCD, que deve implementar a demodulação e processamento dos sinais das PCDs a bordo do satélite.

O demodulador proposto utiliza um recuperador de portadora cuja arquitetura é inédita para aplicação com sinais $\pi/3$ -BPSK. Por causa do curto intervalo de tempo especificado para recuperação dos bits, o sincronizador de símbolos utilizado é diferente das estruturas de sincronizadores consagradas na literatura para processamento discreto, tais como Gardner e Early-late (GARDNER, 1986; MENGALI; ANDREA, 2013). Devido a esta nova abordagem, o desempenho do demodulador em termos de taxa de erros de bits é superior às versões atuais em operação (Cisotto, 2012). A arquitetura do demodulador $\pi/3$ -BPSK proposto está apresentada em termos de diagramas de blocos e equações.

O trabalho está organizado da seguinte maneira: na Seção II, descreve-se a arquitetura do demodulador, detalhando-se cada módulo funcional do sistema. Na Seção III, apresentam-se os resultados da avaliação de desempenho através de simulações computacionais, com algumas discussões. Na Seção IV, apresentam-se as conclusões do trabalho e as perspectivas futuras.

2 | DESCRIÇÃO DO SISTEMA E ANÁLISES

2.1 Visão Geral do Transponder Regenerativo

O Sistema Brasileiro de Coleta de Dados Ambientais é composto por satélites com funções de repetidores analógicos, no qual recebem os sinais das PCDs e retransmitem para as estações de recepção em solo. Há uma proposta de utilizar um transponder regenerativo capaz de realizar o processamento digital dos sinais recebidos das PCDs e o tratamento dos dados para envio às estações receptoras. A ideia é viabilizar o processamento dos sinais das PCDs a bordo do satélite. O modelo ainda está em fase de pesquisa no INPE.

Considerando que o enlace espacial do SBCDA é modelado como um canal multiusuário com desvio Doppler e ruído AWGN, temos que o transponder regenerativo deverá ser eficiente em corrigir o desvio de frequência, realizar uma demodulação digital e por fim, verificar a integridade dos dados das PCDs recebidas para transmiti-los ao segmento do solo. Neste contexto, a arquitetura do transponder é composta por um seletor de canais, sincronizador de frequência, demodulador BPSK e processador de dados. Apresenta-se na Figura 1 o diagrama de blocos simplificado da arquitetura do transponder regenerativo.

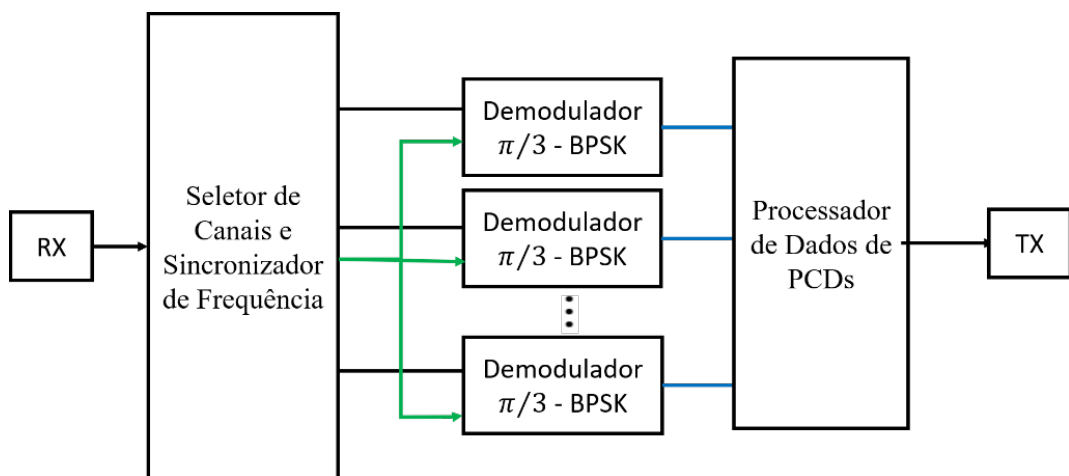


Figura 1 – Diagrama de blocos do transponder regenerativo

Fonte: Silva e Lucena, 2018.

Ao receber os sinais emitidos pelas PCDs (RX), o transponder iniciará o processo de seleção dos canais e estimativa das frequências de cada plataforma, para então serem alocados aos demoduladores. Estes processos de seleção e habilitação dos demoduladores são implementados pelo barramento de controle, em cor verde (Figura 1). Os demoduladores por sua vez, são responsáveis por completar a aquisição da portadora da PCD, sincronização dos símbolos recebidos e detecção de bits. As informações serão enviadas para o processador de dados para decodificação e checagem de erros através de um módulo de processamento de CRC (do inglês,

Cyclic Redundancy Check). Se os dados estiverem incorretos serão descartados, caso contrário, serão armazenados em um buffer, tipo FIFO (do inglês, *First In. First Out*), até que sejam coletadas todas as mensagens recebidas das PCDs, durante a visada corrente do satélite. Posteriormente, o processador formatará as mensagens armazenadas e enviará ao transmissor (TX) em formato de frames, detalhe do barramento de dados em cor azul, de modo a transmiti-las ao segmento solo (Francisco Tavares da Silva; Antonio Macilio Lucena, 2018).

2.2 Modelagem do Sinal

Os sinais transmitidos pelas PCDs consistem em uma portadora com modulação $\pi/3$ -BPSK, taxa de bits 400 bps, frequência de 401,62 MHz e largura de banda de 60 kHz. Os dados antes da modulação são codificados no formato de *Biphase-L*, dobrando a taxa de *chip* original. O satélite recebe os sinais oriundos das PCDs com acréscimo de ruído, cuja densidade espectral de potência é igual a -173 dBm/Hz, deslocamento Doppler máximo de 9 kHz e potência na faixa de -108 a -126 dBm (PÉCALA, 2005).

O modelo discreto do sinal com modulação de cada PCD, na entrada do demodulador, pode ser expresso da seguinte maneira:

$$r[n] = \frac{\sqrt{3}A}{2} b[n] \cos(\omega_c n + \theta_c[n]) + \frac{A}{2} \sin(\omega_c n + \theta_c[n]) + w[n], \quad (1)$$

em que A é a amplitude do sinal recebido, ω_c representa frequência discreta da portadora, $b[n]$ é o sinal em banda base, $\theta_c[n]$ corresponde a fase da portadora, $w[n]$ indica o ruído AWGN com variância N_D . Por outro lado, o sinal em banda base é dado por

$$b[n] = \sum_{k=-\infty}^{\infty} a[k] P[n - kN_T - N_T], \quad (2)$$

em que $a[k] \in \{-1,1\}$ são os símbolos BPSK transmitidos no k -ésimo período, representa o atraso de símbolo e $P[n]$ é o pulso Manchester discreto definido por

$$\theta_c[n] = \theta_0 + \nu_D n \quad (4)$$

em que, θ_0 é uma fase desconhecida e ν_D representa um resíduo da frequência Doppler, que corresponde a um valor máximo de ± 5 Hz. A maior parte do deslocamento Doppler foi corrigido pelo estimador de frequência do transponder regenerativo conforme descrito na seção anterior. Por outro lado, a fase desconhecida θ_0 decorre de um possível desvio de frequência e fase, provenientes do enlace espacial.

A estrutura da mensagem de uma PCD é representada na Tabela abaixo:

Portadora Pura	Portadora Modulada						
160 ms	A	B	C	D	E	F	G
Portadora Pura (Início)	160 ms						
Estrutura da Mensagem							
A – Sincronização de Bits	15 bits “1” = 37,5 ms						
B – Sincronização da Palavra	8 bits (“00010111”)						
C – Inicialização da Mensagem	1 bit “1”						
D – N° de Blocos de 32 bits (N_b)	4 bits ($N_b = 1,2,\dots,8$)						
E – Identificação da PCD	20 bits						
F – Dados dos Sensores	$32 \cdot N_b$						
G – CRC (opcional)	8 bits						

Tabela 1 Estrutura das mensagens das pcds (PÉCALA, 2005).

Os sinais recebidos pelo satélite possuem duração entre 360 a 920 ms, com período inicial de 160 ms de portadora pura, sem modulação, reservados para sincronização de frequência e fase. Destaca-se que os 37,5 ms seguintes da mensagem, conforme descrito na Tabela 1, são atribuídos para sincronismo de símbolo e corresponde a 15 bits “1”.

2.3 Arquitetura Proposta

O diagrama de blocos funcional do demodulador $\pi/3$ -BPSK é apresentado na Figura 2.

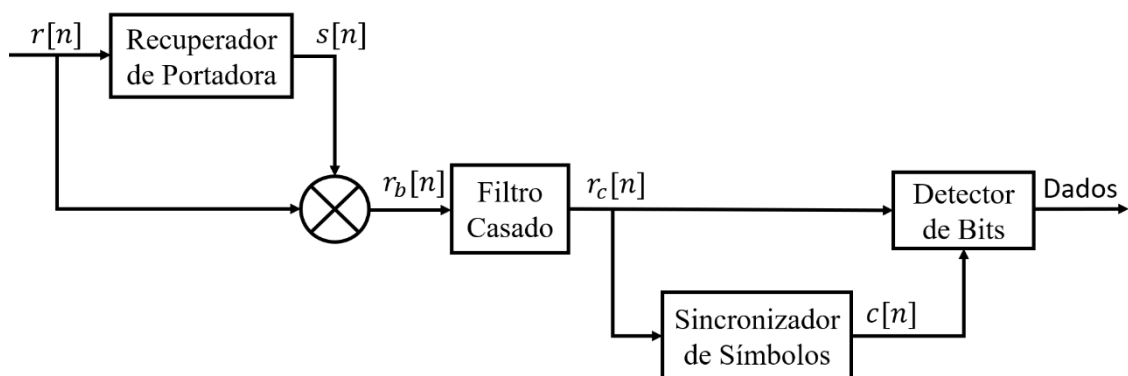


Figura 2 – Modelo do demodulador $\pi/3$ -BPSK completamente digital.

O módulo recuperador de portadora deriva uma réplica da portadora recebida, $s[n]$, a partir do sinal $r[n]$.

O multiplicador que segue o recuperador de portadora efetua a conversão do sinal recebido, derivando o sinal $r_b[n]$, que contém o sinal em banda base e a portadora

modulada na frequência $2\omega_c$, a qual será filtrada no estágio seguinte.

Para maximizar a relação sinal-ruído, foi utilizado um filtro casado para o sinal $r_b[n]$. O sinal de saída é denotado por $r_c[n]$.

O sincronizador de símbolo recebe $r_c[n]$ do filtro casado e gera o sinal de *clock* (neste caso uma onda quadrada) $c[n]$, que está sincronizado com o início e término dos símbolos.

Os sinais $r_c[n]$ e $c[n]$ são entregues ao módulo detector de bit que, a partir destes, faz a detecção dos bits e entrega a sequência de dados ao processador do transponder.

2.4 Recuperador de Portadora

O módulo recuperador de portadora, indicado na Figura 3, tem como função estimar a fase da portadora e eventualmente algum *offset* de frequência e, a partir das estimativas, gerar uma réplica da portadora recebida, representada por $s[n]$.

É interessante destacar que a malha de Costas clássica para sincronização de portadora com modulação BPSK (PROAKIS; SALEHI, 2008) não funciona para modulação $\pi/3$ -BPSK. A arquitetura adotada é uma variante de uma malha de Costas discreta modificada, concebida para recuperação de portadoras com modulação QPSK (TYTGAT; STEYAERT; REYNAERT, 2012). Nossa contribuição, para o funcionamento da malha com sinais $\pi/3$ -BPSK, foi o acréscimo dos ganhos g_3 e g_3 na saída dos limitadores nos braços I e Q da malha, respectivamente.

O sinal de entrada $r[n]$ é multiplicado em ambos os *mixers*, e os sinais convertidos são filtrados nos braços I e Q da malha pelos filtros passa-baixas, para supressão da segunda harmônica. Os filtros passa-baixas são *filtros discretos com resposta infinita e frequência de corte equivalente a 800 Hz*.

Os sinais resultantes $I[n]$ e $Q[n]$, nas saídas destes filtros, são utilizados para gerar o sinal de erro $e[n]$, que depois de filtrado pelo filtro de malha, controla a fase e a frequência das formas de onda seno e cosseno geradas pelo oscilador controlado numericamente (NCO) e utilizadas para fechar a malha por meio dos dois *mixers* de entrada. A portadora recuperada é expressa por:

$$s[n] = \cos(\omega_c n + \hat{\theta}_c[n]), \quad (5)$$

em que $\hat{\theta}_c[n]$ representa a estimativa de fase e frequência.

2.4.1 Determinação da curva S da malha

Considerando desprezível a parcela de ruído $w[n]$ na Equação (1), os sinais $I[n]$ e $Q[n]$ na saída dos filtros passa-baixas são dados por

$$I[n] = \frac{A}{4} \text{sen}(\phi) + \frac{\sqrt{3}A}{4} b[n] \cos(\phi), \quad (6)$$

$$Q[n] = -\frac{A}{4} \cos(\phi) + \frac{\sqrt{3}A}{4} b[n] \text{sen}(\phi), \quad (7)$$

em que $\phi = \{\theta_c[n] - \hat{\theta}_c[n]\}$ é o erro de fase da malha. Supondo ϕ menor do que $\pi/10$, nas saídas dos limitadores, em cada braço da malha, tem-se os seguintes sinais:

$$\text{Sgn}\{I[n]\} = b[n] \text{ e } \text{Sgn}\{Q[n]\} = -1 \quad (8)$$

em que $\text{Sgn}\{x\}$ é igual 1 se $x \geq 0$ e é igual a -1 se $x < 0$.

Portanto, conforme indicado na Figura 3, o sinal de erro pode ser expresso por

$$e[n] = g_0 g_3 \text{Sgn}\{I[n]\} Q[n] - g_0 g_4 \text{Sgn}\{Q[n]\} I[n], \quad (9)$$

que resulta em

$$e[n] = \frac{g_0 A (\sqrt{3} g_3 + g_4)}{4} \text{sen}(\phi) + \frac{g_0 A (\sqrt{3} g_4 - g_3)}{4} b[n] \cos(\phi), \quad (10)$$

substituindo (6), (7) e (8) em (9).

A curva S é definida como sendo (MENGALI; ANDREA, 2013).

$$S(\phi) = E\{e[n]|\phi\}, \quad (11)$$

Em que $E\{e[n]|\phi\}$ representa a média estatística de $e[n]$ dado ϕ . Atribuindo-se $g_3 = \sqrt{3}$ e $g_4 = 1$, obtém-se

$$S(\phi) = g_0 A \text{sen}(\phi). \quad (12)$$

Reconhecendo ainda que $\phi \ll 1$, na condição de rastreamento da malha, e ajustando-se o ganho g_0 para normalizar a inclinação da curva S, resulta $S(\phi) = \phi$.

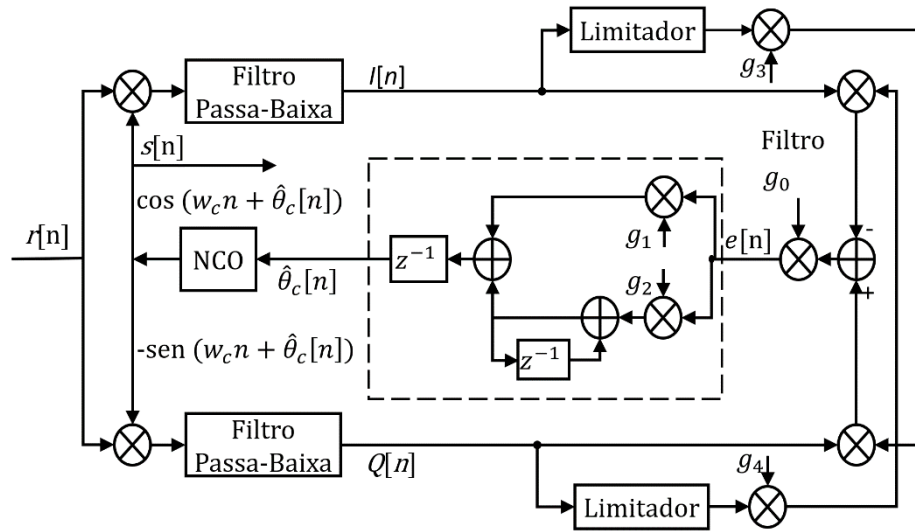


Figura 3 - Diagrama de blocos do recuperador de portadora.

2.4.2 Projeto da malha de Costa

A malha discreta representada na Figura 3 pode ser aproximada por um sistema linear de segunda ordem cuja função do sistema é (MENGALI; ANDREA, 2013; LINDSEY; CHIE, 1981)

$$H(z) = \frac{\hat{\theta}_c[z]}{\theta_c[z]} = \frac{(g_1 + g_2)z - g_1}{z^2 - (g_1 + g_2 - 2)z + (1 - g_1)}, \quad (13)$$

em que g_1 e g_2 são os ganhos do filtro de malha que definem a frequência natural ω_n , e o fator de amortecimento ζ da malha analógica equivalente.

Adotando como tempo de regime $t_s = 140$ ms e $\zeta = 0,707$, e usando-se a seguinte aproximação (GARDNER, 2005):

$$t_s \cong \frac{4}{\omega_n \zeta}, \quad (14)$$

determina-se $\omega_n = 40,41$. Os ganhos g_1 e g_2 são determinados pelas seguintes equações (LI; MEINERS, 2000):

$$g_1 = 1 - e^{2\zeta\omega_n T_s} \quad (15)$$

$$g_2 = 1 + e^{2\zeta\omega_n T_s} - e^{2\zeta\omega_n T_s} \cos(\omega_n T_s \sqrt{1 - \zeta^2}), \quad (16)$$

que resulta em $g_1 = 2,85 \times 10^{-4}$ e $g_2 = 4,08 \times 10^{-8}$.

2.5 Conversor para banda base

Este módulo é implementado por um simples multiplicador. O sinal de saída, $r_b[n]$, é o resultado do produto dos sinais $r[n]$ e $s[n]$. Supondo que a portadora recuperada esteja perfeitamente sincronizada, o sinal $r_b[n]$ pode ser descrito por:

$$r_b[n] = \frac{\sqrt{3}A}{4} b[n] + \frac{\sqrt{3}A}{4} b[n] \cos(2\omega_c n + 2\theta_c[n]) - \frac{A}{4} \sin(2\omega_c n + 2\theta_c[n]) + w[n] \cos(\omega_c n + \theta_c[n]). \quad (17)$$

Na equação acima, observa-se que o primeiro termo representa o sinal em banda base, e contém as informações transmitidas, o segundo e terceiro termos estão centrados na frequência $2\omega_c$ e precisam ser eliminados antes da detecção de bits, e finalmente, o último termo corresponde a parcela de ruído Gaussiano.

2.6 Filtro casado

A resposta impulsiva do filtro casado é um pulso Manchester discreto, exatamente como está definido pela Equação 3. Ele maximiza a relação sinal-ruído e também elimina os sinais em torno de $2\omega_c$ presentes no sinal $r_b[n]$. O sinal de saída pode ser representado por

$$r_c[n] = \frac{\sqrt{3}A}{4} b[n] * P[n] + z[n], \quad (18)$$

em que o asterisco representa a convolução discreta, $P[n]$ é a resposta impulsiva do filtro casado (dada pela Eq. 3) e $z[n]$ é o ruído Gaussiano. Neste ponto do sistema, a taxa de amostragem ainda continua sendo $F_s = 1/T_s$, de forma que o sinal $r_b[n]$ contém N_T amostras por símbolo.

2.7 Sincronizador de símbolo

O módulo sincronizador de símbolo recebe o sinal $r_c[n]$ para gerar um sinal de *clock* $c[n]$, sincronizado com os símbolos recebidos. O *clock* é repassado ao módulo detector de bits para completar o processo de detecção das informações transmitidas.

O diagrama de blocos do sincronizador de símbolo está mostrado na Figura 4. A solução adotada é uma versão modificada do sincronizador quadrático (D'ANDREA; MENGALI, 1986; PROAKIS; SALEHI, 2008) em que a não-linearidade (NL) x^2 é substituída por $|x|$. O sinal $r_b[m]$, ao passar pela NL, gera uma raia espectral na frequência w_T , que corresponde a frequência analógica $1/T$. O sinal resultante $c_N[n]$, contendo a raia espectral, é filtrado por um filtro passa-faixa (FPB) estreito, centrado em w_T com largura de banda $B_T = w_T/10$. Como o FPB é estreito, apenas a raia espectral desejada e parte do ruído contínuo, em torno de w_T e presente em $c_N[n]$, passarão pelo

filtro. O sinal $c_F[n]$ na saída do filtro é uma cossenoide com a mesma frequência e fase da raia espectral que pode ser expressa por

$$c_F[n] = V[n]\cos(w_T n + \varphi[n]), \quad (19)$$

em que $V[n]$ e $\varphi[n]$ são a amplitude e a fase de $c_F[n]$, respectivamente. A amplitude e a fase da raia recuperada não são constantes, sofrem alguma flutuação em decorrência da parcela de ruído contida em $c_N[n]$. A determinação da estatística destas flutuações ainda é matéria de estudos nesta pesquisa. A cossenóide $c_F[n]$ é transformada em uma onda quadrada $c[n]$ pela ação do módulo limitador.



Figura 4 - Diagrama de blocos do sincronizador de símbolo.

Nesta arquitetura de sincronizador, por causa do fator de sobreamostragem elevado ($N_T \gg 1$), não é necessário o uso de interpoladores para determinação da melhor amostra para decisão, como é feito em (MENGALI; ANDREA, 2013).

O diagrama de blocos do módulo detector de bits está mostrado na Figura 5. O sinal de entrada $r_c[n]$ passa por um subamostrador que escolhe uma amostra por símbolo, sob o controle da subida do *clock* $c[n]$, para gerar o sinal $r_c[k]$. Note que a subida de $c[n]$ indica o início e o final de cada símbolo. A decisão sobre o bit recebido é feita pelo limitador. O bit estimado será considerado “1” quando $r_c[k]$ for maior ou igual a zero, e será “0” se $r_c[k]$ for menor do que zero.

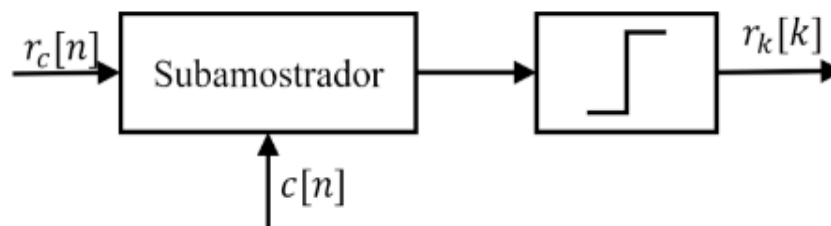


Figura 5 - Diagrama de blocos do detector de bits.

A arquitetura de demodulador proposta implementa o receptor ótimo para o canal AWGN. Entretanto, por causas das imperfeições nas estimativas dos parâmetros de sincronismo, como será apresentado nos resultados, há uma pequena perda, em termos de taxa de erro de bits, com relação ao receptor ideal.

3 | RESULTADOS E DISCUSSÕES

Nesta seção, apresentam-se alguns resultados de desempenho do demodulador $\pi/3$ -BPSK proposto, obtidos via simulação computacional. Foram avaliados a taxa de erro de bits e o tempo de aquisição para o sincronismo de portadora e de símbolo.

Resumem-se abaixo os valores dos principais parâmetros utilizados no modelo:

- Frequência da portadora: $f_c = 50$ kHz;
- Taxa de símbolo: $1/T=400$ bps;
- Frequência de amostragem: $F_s=200$ kHz ;
- Energia de bit por densidade de ruído: $5 \text{ dB} \leq E_b/N_0 \leq 30 \text{ dB}$;
- Offset de fase: 0 a 2π ;
- Offset de atraso: 0 a T ;
- Offset da frequência da subportadora: ± 5 Hz .

3.1 Taxa de erro de bit

Algumas curvas da taxa de erro de bit (BER) do demodulador estão mostradas Figura 6. A Curva 1 indica o desempenho teórico da modulação BPSK. A Curva 2 corresponde a condição de *offset* nulo para frequência, fase e atraso de símbolo. Por fim, a Curva 3 mostra a BER do demodulador com *offset* de frequência igual a 5 Hz e atraso de símbolo igual a $T/2$. Na condição de taxa de erros de bits igual a 10^{-4} e sem desvio Doppler, o demodulador proposto tem um ganho de 1,8 dB em relação ao sistema atual em operação (Cisotto, 2012).

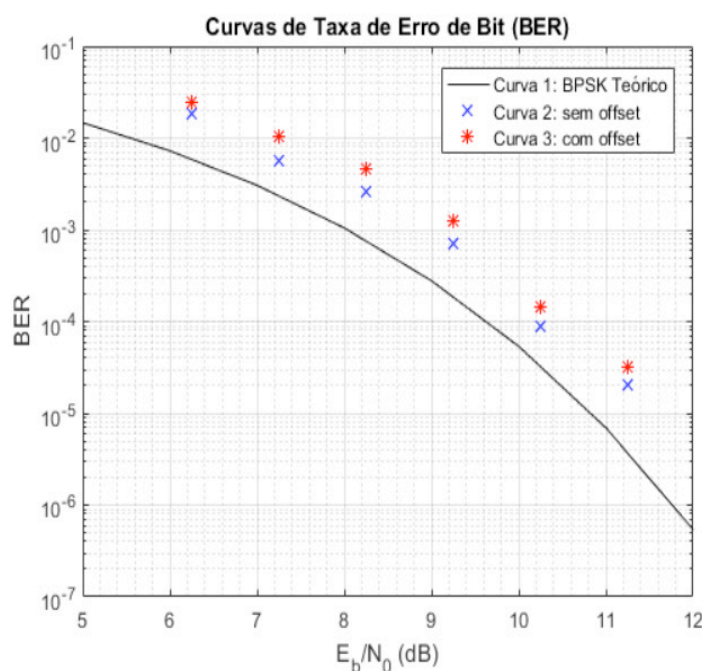


Figura 6 - Curvas da taxa de erro de bit do demodulador

3.2 Tempo de Aquisição

A Fig. 7 mostra a curva do transitório de fase da malha de Costas modificada para um degrau de fase de $\pi/3$ na condição em que $E_b/N_0 = 30$ dB. Observa-se que o tempo de regime (t_s) é inferior a 140 ms, de modo que a especificação de projeto para aquisição de portadora é cumprida (Tab. 1).

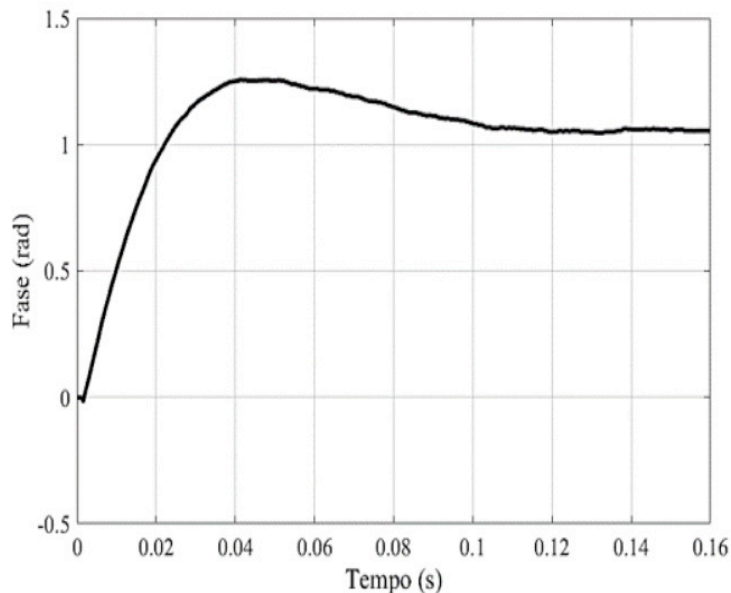


Figura 7 - Resposta transitória da malha para um degrau de fase

Medidas do transitório da saída do filtro passa-faixa do sincronizador de símbolo e a forma de onda do sinal de *clock* $c[n]$ indicam que $c[n]$ se estabiliza em um intervalo de tempo menor do que 4 bits. Portanto a sincronização ocorre em um tempo bem menor do que os 16 bits especificados.

4 | CONCLUSÃO

Neste artigo, foi apresentado o projeto de um demodulador $\pi/3$ -BPSK coerente, com arquitetura completamente digital, destinado à aplicação nos satélites de coleta de dados do INPE, como parte do novo transponder regenerativo de bordo. Os diagramas de blocos e equações de todos os módulos funcionais do demodulador, juntamente com algumas análises matemáticas, foram apresentados para explicar a funcionalidade dos módulos.

Os resultados da simulação computacional demonstram que as soluções adotadas para a recuperação da subportadora e o sincronismo de símbolo permitem a sincronização do sistema em intervalo e tempo inferior ao que foi especificado, além de provocar pouco impacto na relação E_b/N_0 .

Na pior situação operacional, quando existe offset de frequência e atraso de símbolo, o desempenho do demodulador posto em termos de BER, é apenas 1,0 dB inferior ao limite teórico, na condição de BER = 10^{-4} .

Embora este trabalho demonstre que arquitetura proposta apresenta boa performance, novas estudos estão sendo desenvolvidas para determinação analítica do desempenho de cada módulo e do sistema como um todo.

REFERÊNCIAS

- D'ANDREA, A. N.; MENGALI, U. Performance Analysis of the Delay-Line Clock Regenerator. **IEEE Transactions on Communications**, v. 34, n. 4, p. 321 – 328, Abril 1986.
- GARDNER, F. M. A BPSK/QPSK timing-error detector for sampled receivers. **IEEE Transactions on Communications**, v. 34, n. 5, p. 423 – 429, Maio 1986.
- GARDNER, F. M. **Phaselock Techniques**. 3. ed. New Jersey, USA: John Wiley & Sons, 2005. ISBN 978-0471430636.
- LI, W.; MEINERS, J. Introduction to phase-locked loop system modeling. **Analog and Mixed-Signal Products**, Texas Instruments Incorporated, Maio 2000.
- LINDSEY, W. C.; CHIE, C. M. A Survey of Digital Phase-Locked loops. **PROCEEDINGS OF THE IEEE**, v. 69, n. 4, p. 410 – 431, Abril 1981.
- MENGALI, U.; ANDREA, A. N. D. **Synchronization techniques for digital receivers**. [S.l.]: Springer Science & Business Media, 2013.
- M. Oerder. e H. Meyr, “**Digital filter and square timing recovery**”, IEEE Transactions on communications, vol. 36, nº 5, pp. 605-612, 1988.
- M. V. Cisotto, “**Proposta de simulador/emulador para avaliação para avaliação e testes do processador do Sistema Brasileiro de Coleta de Dados**”, Dissertação de Mestrado, Instituto Nacional de Pesquisas Espaciais (INPE), 2012.
- PÉCALA, J. C. **Detector de Sinais para os Satélites do Sistema Brasileiro de Coleta de Dados usando Análise Espectral Digital**. 2005. 123 p. Dissertação (Engenharia Eletrônica e Computação, Área Telecomunicação) — Instituto Tecnológico de Aeronáutica.
- PROAKIS, J. G.; SALEHI, M. **Digital Communication**. 5. ed. ed. [S.l.]: McGraw-Hill Education, 2008.
- SILVA, F. T. da; LUCENA, A. M. **Proposta de novo transponder regenerativo baseado em FPGA**. 2018.
- TIKAMI, A. et al. **O desempenho do processador de coleta de dados versão III nas estações de recepção do Sistema Brasileiro de Coleta de Dados Ambientais**. Anais XVI Simpósio Brasileiro de Sensoriamento Remoto - SBSR, Foz do Iguaçu, p. 9071 – 9077, Abril 2013.
- TYTGAT, M.; STEYAERT, M.; REYNAERT, P. **Time Domain Model for Costas Loop Based QPSK Receiver**. In: 8th Conference on Ph.D. Research in Microelectronics & Electronics. Aachen, Germany, Germany: VDE, 2012. ISBN 978-3-8007-3442-9.

SOBRE O ORGANIZADOR

Henrique Ajuz Holzmann - Professor da Universidade Tecnológica Federal do Paraná (UTFPR). Graduação em Tecnologia em Fabricação Mecânica e Engenharia Mecânica pela Universidade Tecnológica Federal do Paraná. Mestre em Engenharia de Produção pela Universidade Tecnológica Federal do Paraná Doutorando em Engenharia e Ciência do Materiais pela Universidade Estadual de Ponta Grossa. Trabalha com os temas: Revestimentos resistentes a corrosão, Soldagem e Caracterização de revestimentos soldados.

Agência Brasileira do ISBN
ISBN 978-85-7247-449-8



9 788572 474498